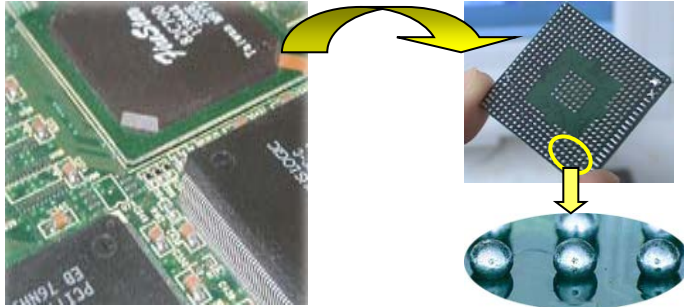




Faculty of
Science and
Technology
Tokushima University

バウンダリスキャンテスト機構を用いた電気検査法の開発

[キーワード: 電気検査, 半断線, 回路の高信頼化法] 教授 橋爪 正樹



(a) BGA ICとそれを用いて作られた回路



(b) エレクトロマイグレーションによる半断線例

図1 本研究での検査対象欠陥例

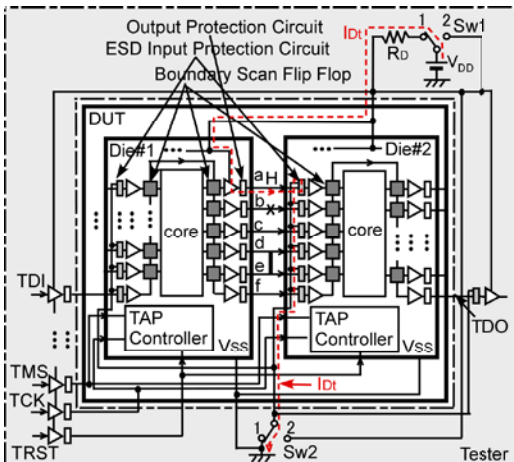


図2 本研究で開発中の電気検査法の一例

内容:

電子機器の小型化要求から狭ピッチICを細い配線パターンのプリント配線板にはんだ付けし回路が作られている。そのはんだ付け時にはんだ不良によりプリント配線板とICとの接続部に接続不良が発生する。特に、近年、図1に示すように狭い面積で多くの信号を入出力できるBGA ICが多用されるようになってきた。その場合、BGA ICとプリント配線板間の接続部は目視できないし、そこに流れる信号も直接測定できない。そのためBGA IC内にIEEE1149.1に代表されるバウンダリスキャンテスト回路が組み込まれ、それを用いた検査法で検査が行われている。しかし、その検査法は半断線などの論理値異常を生じない欠陥を見逃す可能性があり、また故障発生箇所の特定に長大な解析時間を必要とし、現在問題となっている。そこで我々はその検査機構を流用し検査時にのみ検査対象配線に規定の電流を流し、その電流異常でその配線を検査する電気検査法とその検査を可能にする検査容易化設計法を開発中である。

我々が開発している検査法は製造時に発生する論理値異常を生じない半断線だけでなく、欠陥なしで製造され出荷後にエレクトロマイグレーション等で発生した半断線に対しても、確実に発見でき、市場での回路の高信頼化を実現できるという特長をもつ。

分野: 計算機システム

専門: 電子回路工学

E-mail: tume@ee.tokushima-u.ac.jp

Tel. 088-656-7473

Fax: 088-656-7473

HP: <http://tameone.ee.tokushima-u.ac.jp/~tume/>

