

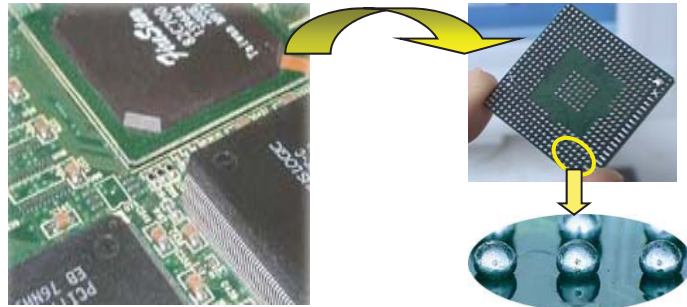


Faculty of Engineering
Tokushima University

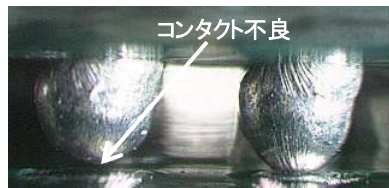
部品実装基板の電気検査法の開発

[キーワード:PCB回路, 電気テスト, はんだ付け不良]

教授 橋爪 正樹



(a)BGA ICとそれを使用して作られた回路



(b)ICのはんだ付け時に発生する欠陥例

図1 本研究での検査対象欠陥例

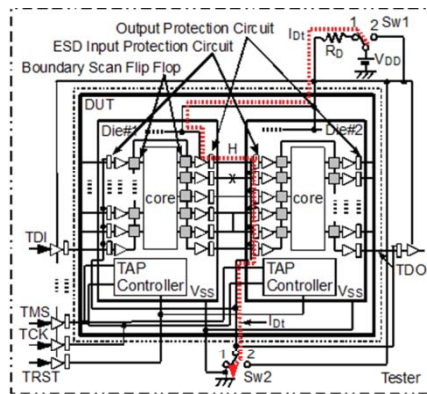


図2 本研究で開発中の電気検査法の一例

内容:

電子機器の小型化要求からBGA IC等の狭ピッチICを配線パターンの細かいプリント配線板にはんだ付けして回路が作られる。そのはんだ付け時にはんだ不良によりICとプリント配線板との接続部にコンタクト不良が発生する。特に、近年、図1に示すようにICとして狭い面積で多くの信号を入出力できるBGA ICが多用されている。その場合、BGA ICとプリント配線板との接続部は目視できないし、信号を直接測定できない。そのためBGA IC内の回路にIEEE1149.1に代表される検査容易化設計を施し検査する方法が行われている。しかし、その検査法では半断線などの完全に論理異常を生じない欠陥は見逃す可能性があり、また長大な検査時間が必要となり、現在問題となっている。

そこで我々は検査時にのみ検査対象配線に規定の電流を流し、その電流を測定しその測定値に異常が現れないかどうか調べる方法で確実にその欠陥を発見する電気検査法とその検査を可能にする検査容易化設計法を開発中である。図2にその一例を示す。その検査法は欠陥が論理異常を生じない段階で確実に発見でき、欠陥が動作異常を生じる欠陥まで成長する前の段階で発見できるという特長をもつ。

分野: 計算機システム

専門: 電子回路工学

E-mail: tume@ee.tokushima-u.ac.jp

Tel. 088-656-7473

Fax: 088-656-7473

HP : <http://tameone.ee.tokushima-u.ac.jp/tume/>

